



Instituto Federal de Santa Catarina
Área de Telecomunicações

SST20707– Síntese de Sistemas de Telecomunicações

Prof. Roberto de Matos
roberto.matos@ifsc.edu.br

São José, agosto de 2013.

Aviso de direitos Autorais:
Transparências baseadas no trabalho do
[Prof. Eduardo Augusto Bezerra](#)

Motivação – Indústria de Circuitos Integrados

INVERSOR CMOS

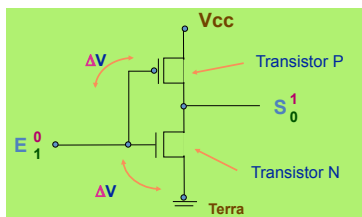
• Equação:

$$S = \bar{E}$$

• Esquema Lógico

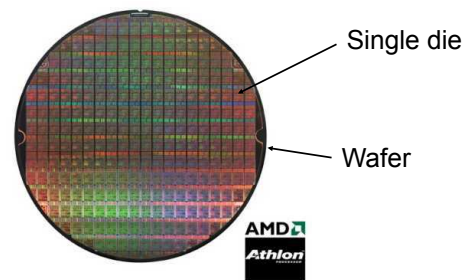


• Esquema Elétrico CMOS



SST20707 – Síntese de Sistemas de Telecomunicações

Motivação – Indústria de Circuitos Integrados



Obtido em <http://www.amd.com>

SST20707 – Síntese de Sistemas de Telecomunicações

Motivação – Indústria de Circuitos Integrados

- SiO_2 , átomos de silício e oxigênio ligados por seus elétrons.
- O_2 é retirado em laboratório, e os átomos de silício resultantes formam cristal de silício puro.
- Próximo ao zero absoluto, os elétrons de silício se ocupam apenas em manter a estrutura do cristal.
- Aumentando para temperatura ambiente, átomos de Si vibram o suficiente para gerar energia térmica possibilitando seus elétrons saltar para camada de condução.
- Cristal de Silício a ser “fatiado”. Diâmetro varia de 10 a 30 cm.
- Wafers de silício (fatias) com espessura em torno de 1mm.



SST20707 – Síntese de Sistemas de Telecomunicações


Tecnologia CMOS: fabricação

Processo de fotolitografia




SST20707 – Síntese de Sistemas de Telecomunicações

Portas Lógicas Básicas e Tabela Verdade




A	B	S
0	0	0
0	1	1
1	0	1
1	1	1

$S = A \text{ or } B$
 $S = A + B$
 $S = A | B$




A	B	S
0	0	0
0	1	0
1	0	0
1	1	1

$S = A \text{ and } B$
 $S = A \cdot B$
 $S = A \& B$



A	B	S
0	0	0
0	1	1
1	0	1
1	1	0

$S = A \text{ xor } B$
 $S = A \wedge B$



A	S
0	1
1	0

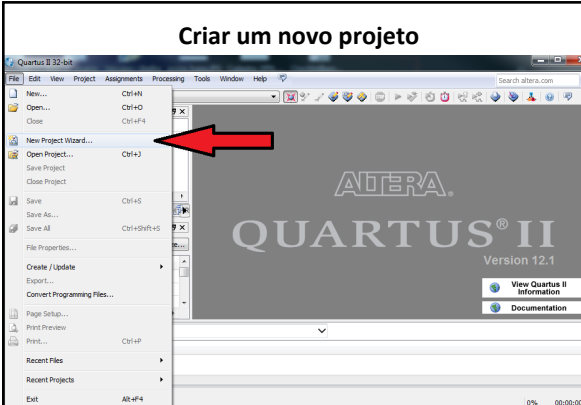
$S = \text{not } A$
 $S = \bar{A}$
 $S = !A$

SST20707 – Síntese de Sistemas de Telecomunicações

Fluxo de Projeto Quartus

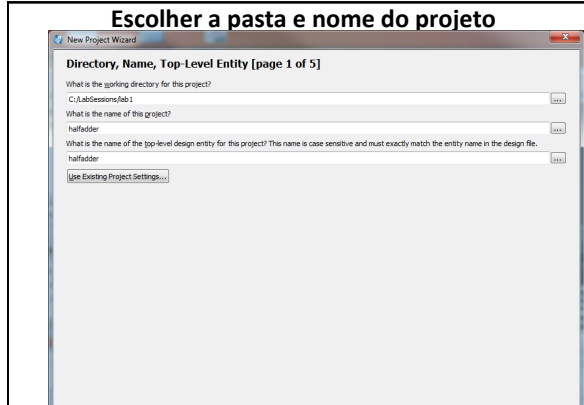
SST20707 – Síntese de Sistemas de Telecomunicações

Criar um novo projeto

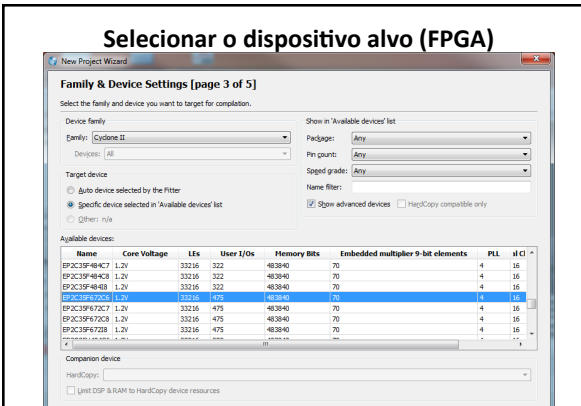


SST20707 – Síntese de Sistemas de Telecomunicações

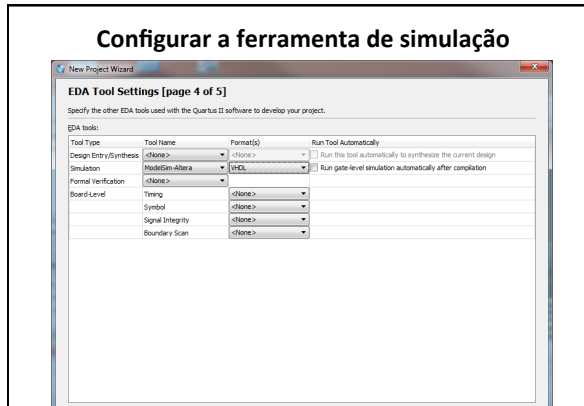
Escolher a pasta e nome do projeto



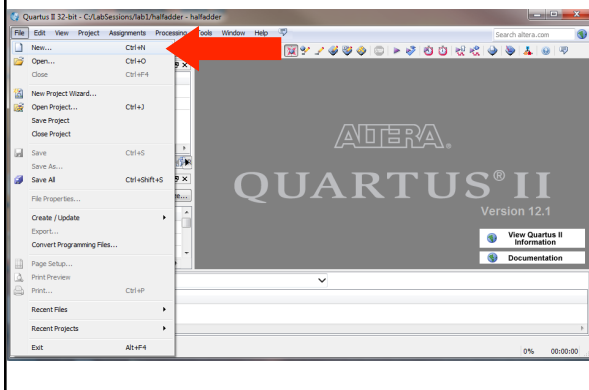
Selecionar o dispositivo alvo (FPGA)



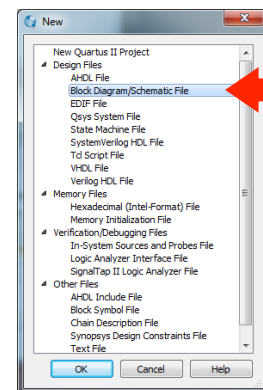
Configurar a ferramenta de simulação



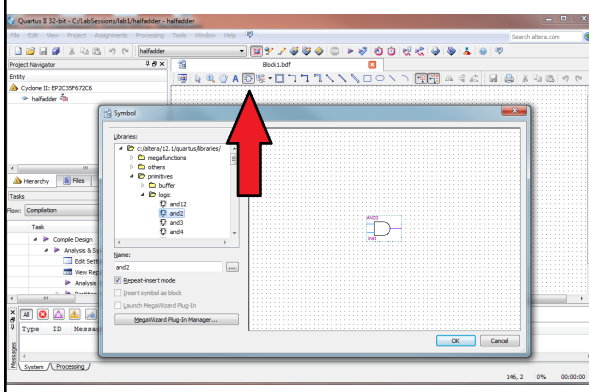
Criar um novo diagrama de esquemático



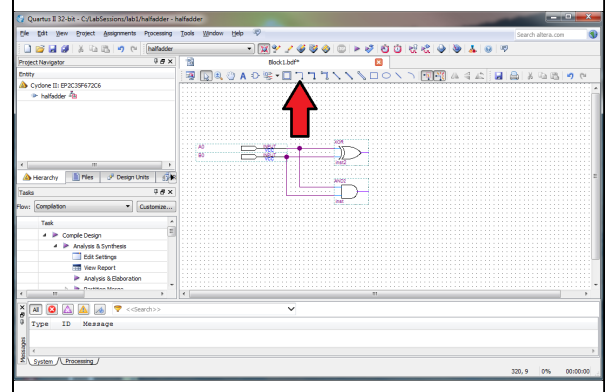
Criar um novo diagrama de esquemático



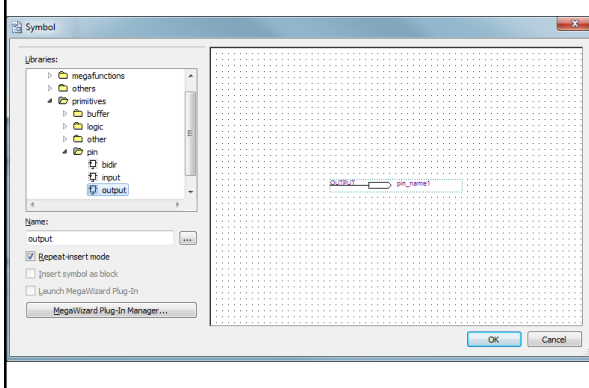
Entrar com as portas lógicas



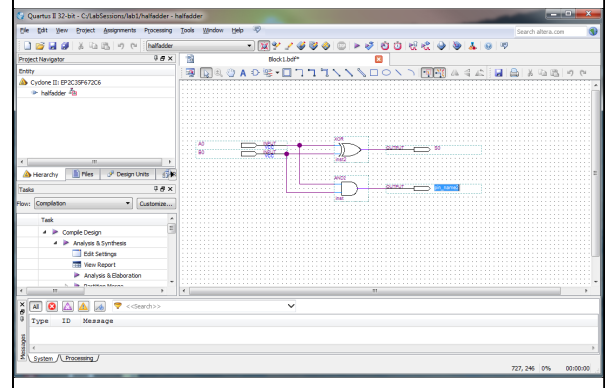
Realizar as conexões das portas lógicas



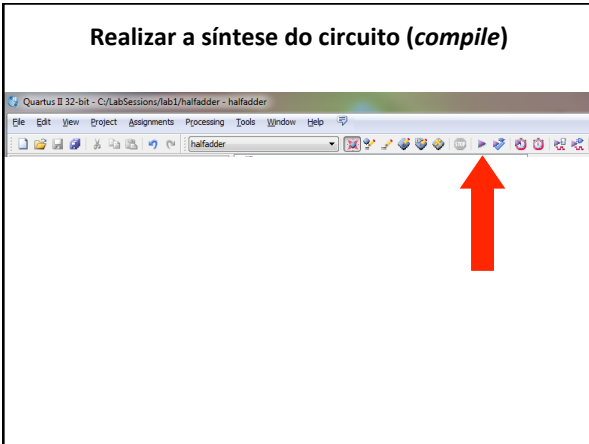
Entrar com os pinos de entrada e saída



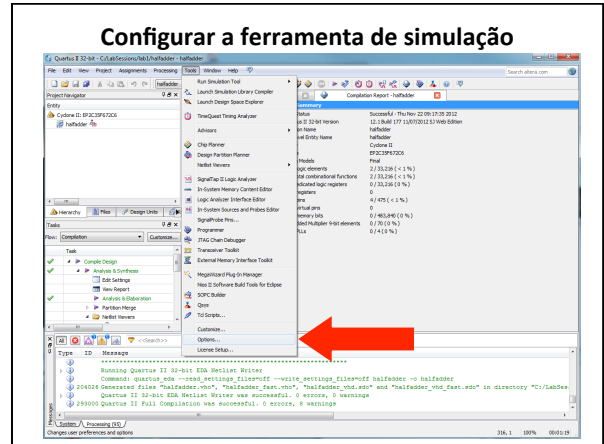
Conectar os pinos de entrada e saída e as portas lógicas



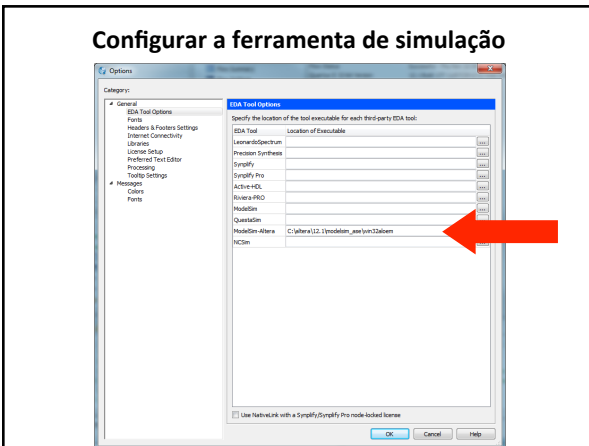
Realizar a síntese do circuito (compile)



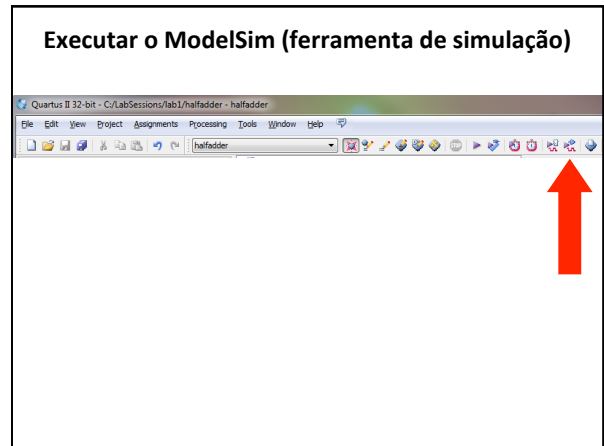
Configurar a ferramenta de simulação



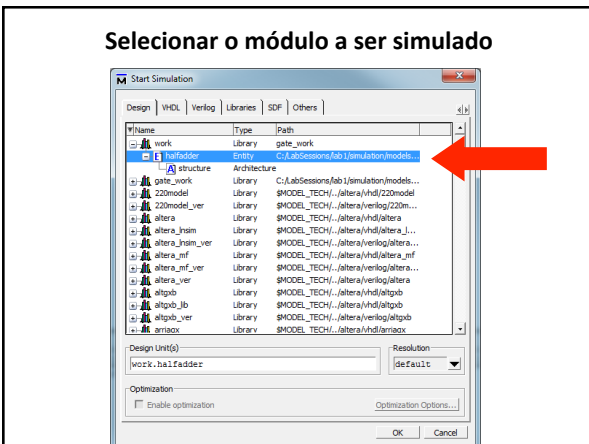
Configurar a ferramenta de simulação



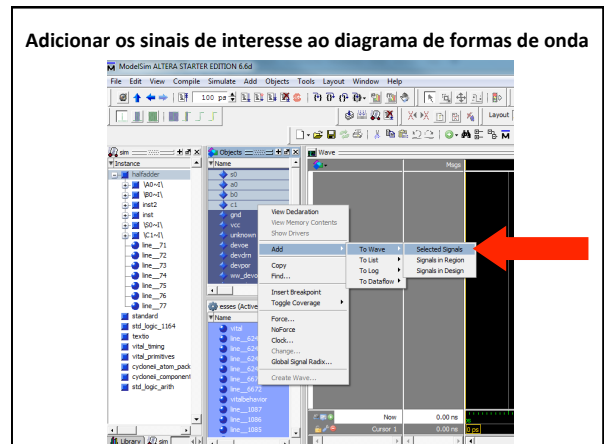
Executar o ModelSim (ferramenta de simulação)



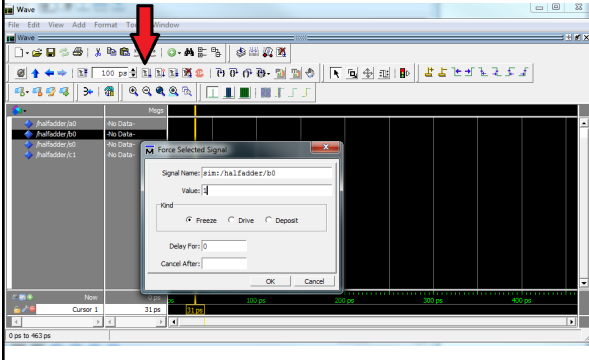
Selecionar o módulo a ser simulado



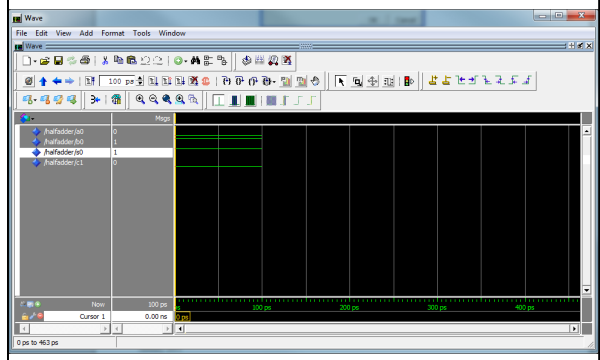
Adicionar os sinais de interesse ao diagrama de formas de onda



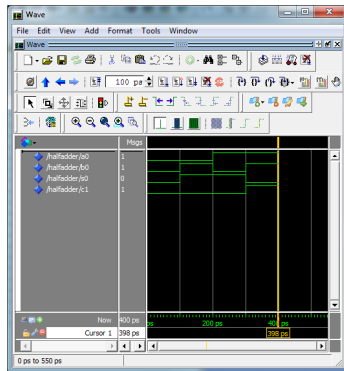
- Fixar os sinais em '0' ou '1' utilizando o botão direito do mouse sobre o sinal desejado.
- Pressionar o botão **Run** indicado na figura.



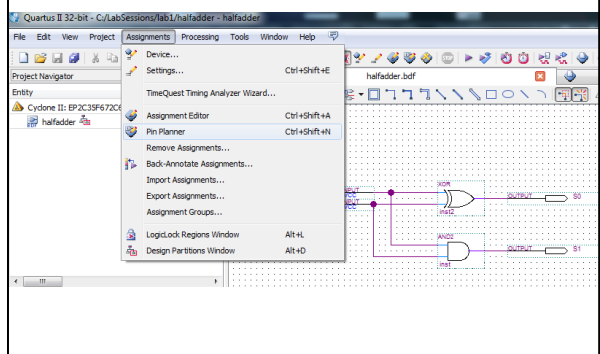
Para A0 = '0' e B0 = '1', o resultado da simulação será $0 + 1 = 1$ (S0), com vai-um = '0' (C0).



Resultado da simulação para todas as combinações de A0 e B0

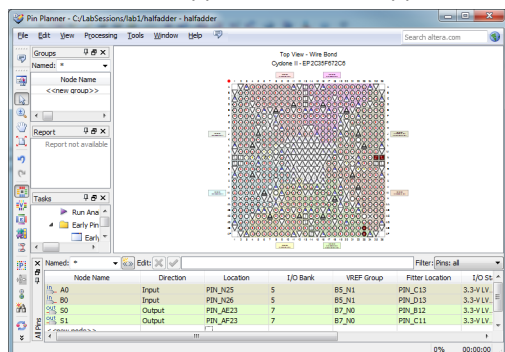


Testar o circuito na placa com o FPGA
Primeiro passo, associar os pinos do FPGA aos sinais de entrada e saída definidos no projeto (esquemático).



Pinagem a ser utilizada no projeto

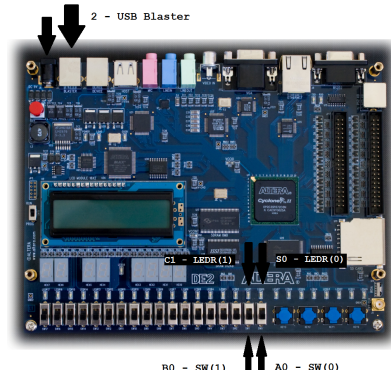
N25 = SW(0) AE23 = LEDR(0)
N26 = SW(1) AF23 = LEDR(1)



A placa DE2 com o FPGA da Altera

1 - 9V DC Power Supply

2 - USB Blaster



Download do arquivo de configuração para o FPGA

