

# ELD1-EngTelecom (Plano de Ensino)



MINISTÉRIO DA EDUCAÇÃO  
SECRETARIA DE EDUCAÇÃO PROFISSIONAL E TECNOLÓGICA  
INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE SANTA CATARINA  
CAMPUS SÃO JOSÉ  
Curso de Engenharia de Telecomunicações

## Plano de Ensino de 2023.2

### Dados gerais

COMPONENTE CURRICULAR: ELD129002 - ELETRÔNICA DIGITAL I  
CARGA HORÁRIA: 80 horas semestrais (4 horas semanais). Prática: 27 horas.  
PRÉ-REQUISITO(S): Não há.  
CORREQUISITO(S): Não há.  
DISCIPLINA(S) SUCESSORA(S): ELD129003.  
EIXO FORMATIVO: Sistemas Computacionais (Marrom)

### Objetivos

- Conhecer a representação binário de números e códigos;
- Conhecer e aplicar álgebra booleana em circuitos digitais;
- Efetuar operações de aritmética binária.
- Conhecer e aplicar circuitos lógicos básicos do tipo combinacional e aritmético;
- Projetar sistemas lógicos utilizando circuitos combinacionais lógicos, e aritméticos, utilizando linguagem de descrição de hardware (HDL);
- Utilizar ferramentas de simulação de circuitos digitais para verificar o funcionamento de sistemas digitais;
- Implementar e testar circuitos digitais utilizando linguagem de descrição de hardware (HDL).

### Ementa

Sistema de numeração e códigos. Lógica booleana. Circuitos combinacionais. Circuitos aritméticos. Linguagem de descrição de hardware. Implementação e teste de circuitos digitais. Projeto de circuitos lógicos.

### Conteúdo Programático

#### 1. Introdução a disciplina (2h)

#### 2. Sistema de numeração e códigos (8h)

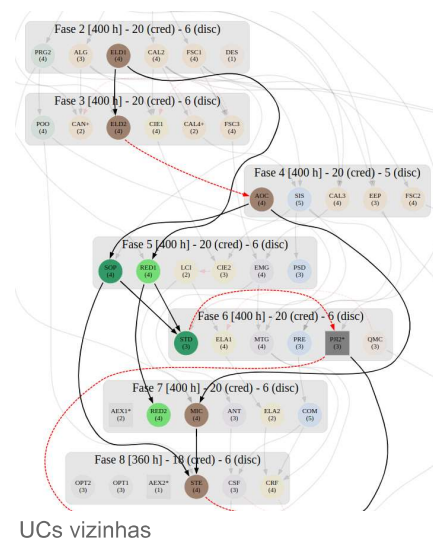
- Números binários e outras bases (8, 10, 16, BCD)
- Conversão entre bases
- Representação de números negativos (complemento de 2)
- Aritmética binária, soma, subtração e multiplicação
- Códigos One Hot, Gray, ASCII, UNICODE.

#### 3. Funções, portas lógicas e álgebra booleana (18h)

- Portas lógicas, funções lógicas e tabela verdade
- Álgebra de Boole
- Simplificação de funções lógicas, mapa de Karnaugh
- SOP e POS

#### 4. Introdução a linguagem de descrição de hardware - VHDL e Quartus/ModelSim (Parte desse tópico está distribuída dentro dos tópicos 5 e 6). (12h)

- Uso de bibliotecas
- Tipos de dados, bit, std\_logic, integer, signed e unsigned
- Operadores, comparação, aritméticos, lógicos
- Código VHDL concorrente: uso de WHEN, SELECT;



UCs vizinhas

- Descrição de circuitos digitais em HDL
- Ambientes Quartus e QSIM/Modelsim
- Simulação RTL
- Análise de diagramas de tempo
- Programação de dispositivos FPGA

#### 5. Circuitos combinacionais (Implementação com HDL) (24h)

- Circuitos básicos com portas
- Multiplexador, Demultiplexador
- Codificador e decodificador

#### 6. Circuitos aritméticos (Implementação com HDL) (10h)

- Somadores, complemento de 2
- Comparadores
- Multiplicador e divisor

#### 7. Projeto de circuitos lógicos (Implementação com HDL)

#### X. Avaliações (6h)

#### Metodologia

- Estratégias de ensino utilizadas:

- Aulas expositivas usando slides, wiki, exemplos de simulações e livro texto para apresentar conceitos;
- Aulas de laboratório com roteiros pré-estabelecidos, estimulando o discente a refletir sobre o tema através da resposta à perguntas realizadas (simulador de circuitos digitais);
- Desenvolvimento de projetos para trabalhar de forma articulada os conceitos da unidade curricular.

- As aulas práticas serão conduzidas nos laboratórios voltados projeto de Sistemas Digitais, como o Laboratório de Sistemas Digitais e Laboratório de Redes de Computadores.
- Para a fixação do conteúdo, serão desenvolvidos exercícios e trabalhos individuais e em grupo.
- A avaliação da unidade curricular será realizada através de avaliações escritas individuais, projetos de sistemas, experimentos de laboratório, atividades extraclasse. Os critérios de aprovação serão definidos no plano de ensino da unidade curricular.

#### Critérios e instrumentos de avaliação

- O resultado final (RF) do aluno na disciplina será calculado realizando a média ponderadas dos valores.

$$RF = \frac{A1 * pA1 + A2 * pA2 + AE * pAE}{pA1 + pA2 + pAE},$$

onde os pesos de ponderação são:  $pA1 = 35; pA2 = 45; pAE = 20$

- cada avaliação e também o resultado final (RF) será atribuído um valor entre 0 e 10.
- valores não inteiros obtidos na média do RF serão arredondados:
  - para baixo se a parte fracionária for menor que 0,4.
  - para cima se a parte fracionária for maior que 0,6.
  - de acordo com a avaliação subjetiva e frequência do aluno se a parte fracionária estiver entre 0,4 e 0,6.
- O resultado final mínimo para aprovação é 6 (seis), devendo o aluno ter os conceitos superiores ou iguais a 4 em nas avaliações A1 e A2.
- Ao aluno que tiver frequência inferior a 75% na disciplina será atribuído RF = 0;
- As avaliações de A1 a AN podem ter parte escrita e parte de laboratório.
- Para estas avaliações haverá no final do semestre a possibilidade de realizar uma recuperação REC cobrindo todas as unidades, para os aluno que estiverem com valores inferiores a 6 nas avaliações A1 a AN, cujo conceito máximo nessas avaliações após a recuperação será de 6.
- A nota AE será calculada pela média ponderada do conjunto de atividades Atividades Extraclasse AE1 a AEN realizada ao longo do semestre. Para cada uma dessas atividades o aluno/equipe que não entregá-la no prazo preestabelecido, como forma de recuperação será admitido a entrega da atividade com atraso, sendo descontado 0,2 pontos por dia de atraso. Após 50 dias de atraso não será atribuído nenhum conceito a esta atividade;

## Canais e horários de atendimento

- Para a comunicação entre professor-estudante, além dos avisos no SIGAA, utilizaremos o espaço da turma no **Chat Institucional** (<https://mail.google.com/chat>). Para acessar é necessário utilizar o **email institucional** <login@aluno.ifsc.edu.br>.
- Os **horários de atendimento** aos discentes estão publicados na **Agenda pública do prof. Marcos Moecke** ([https://calendar.google.com/calendar/u/0/embed?src=c\\_d25tr6fon7jv32gothp5gu1714@group.calendar.google.com&ctz=America/Sao\\_Paulo](https://calendar.google.com/calendar/u/0/embed?src=c_d25tr6fon7jv32gothp5gu1714@group.calendar.google.com&ctz=America/Sao_Paulo)).

# Bibliografia

## Bibliografia Básica

1. BIGNELL, J.; DONOVAN, R. Eletrônica digital. Tradução da 5ª edição norte-americana. São Paulo: Cengage Learning Brasil, 2018.
2. PEDRONI, V. A. Eletrônica digital moderna e VHDL. Rio de Janeiro: Elsevier, 2010.
3. TOCCI, R. J.; WIDMER, N. S.; MOSS, G. L. Sistemas digitais: princípios e aplicações. 10. ed. São Paulo: Pearson Prentice Hall, 2007.

## Bibliografia Complementar

1. DESCHAMPS, J.-P.; BIOUL; G. J. A.; SUTTER, G. D. Synthesis of arithmetic circuits: FPGA, ASIC, and embedded systems. Hoboken, NJ: John Wiley, c2006.
2. HARRIS, D. M.; HARRIS, S. L. Digital design and computer architecture. Amsterdam: Morgan Kaufmann, 2007. Tradução em português disponível em: <https://www.embarcados.com.br/e-book-gratis-projeto-digital-e-arquitetura-de-computadores>. Acesso em 10 maio 2022.
3. PEDRONI, V. A. Digital electronics and design with VHDL. Burlington: Elsevier, 2008.
4. PERRY, D. L. VHDL: programming by example. 4th ed. London: McGraw-Hill, c2002.
5. TOKHEIM, R. L. Fundamentos de eletrônica digital, volume 1: sistemas combinacionais. 7. ed. Porto Alegre: AMGH, 2013. Disponível em: <https://app.minhabiblioteca.com.br/#/books/9788580551938/>. Acesso em: 28 out. 2022.

Curso de Engenharia de Telecomunicações

---

Disponível em "[https://wiki.sj.ifsc.edu.br/index.php?title=ELD1-EngTelecom\\_\(Plano\\_de\\_Ensino\)&oldid=193287](https://wiki.sj.ifsc.edu.br/index.php?title=ELD1-EngTelecom_(Plano_de_Ensino)&oldid=193287)"

---

Esta página foi modificada pela última vez em 9 de fevereiro de 2024, às 13h54min.