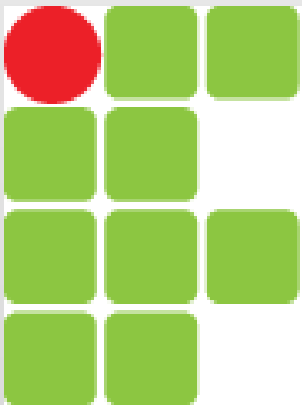


Multiplexador e Demultiplexador

Em Circuitos Integrados



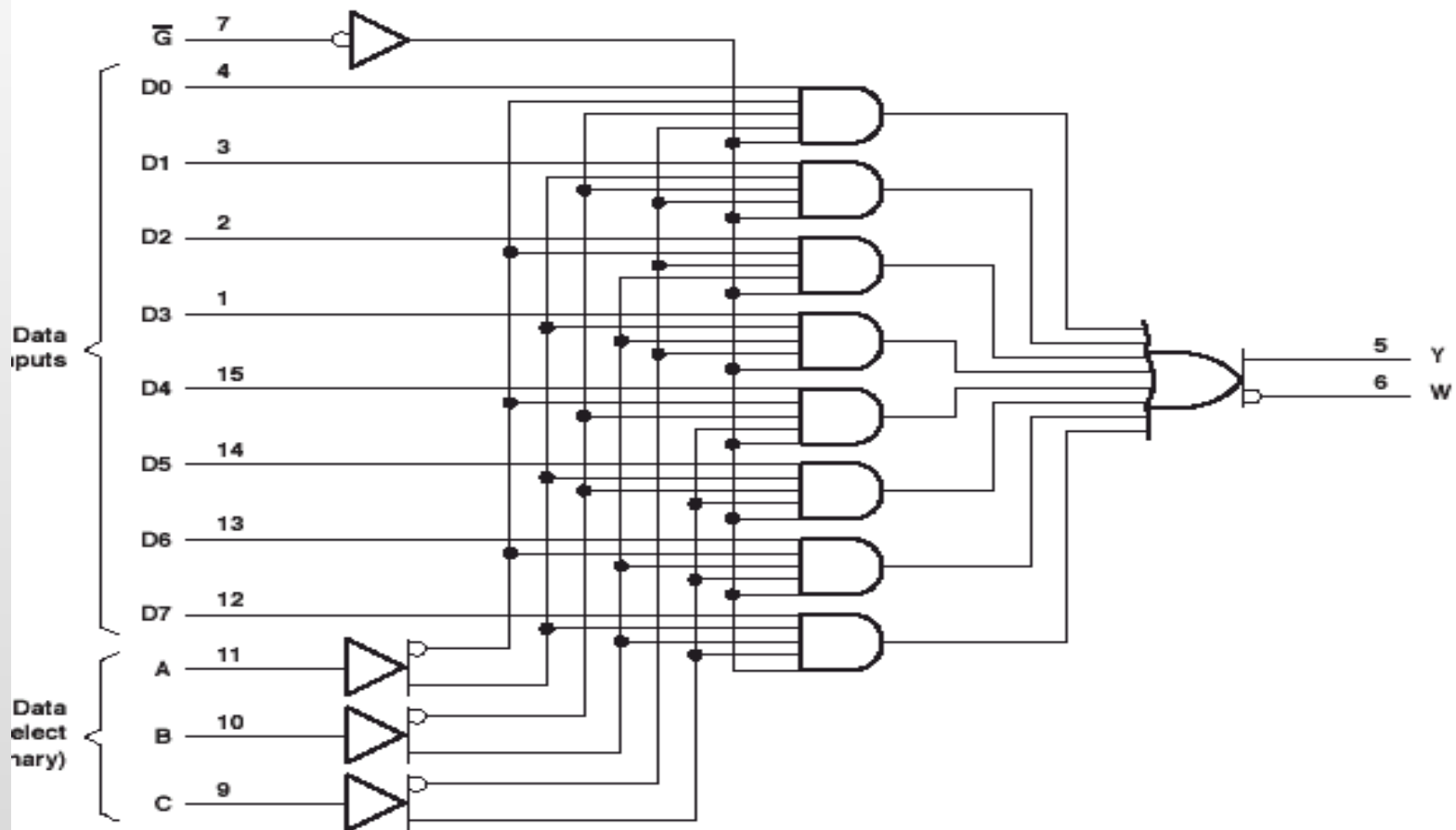
INSTITUTO FEDERAL
SANTA CATARINA

Multiplexador de 8 canais

74151

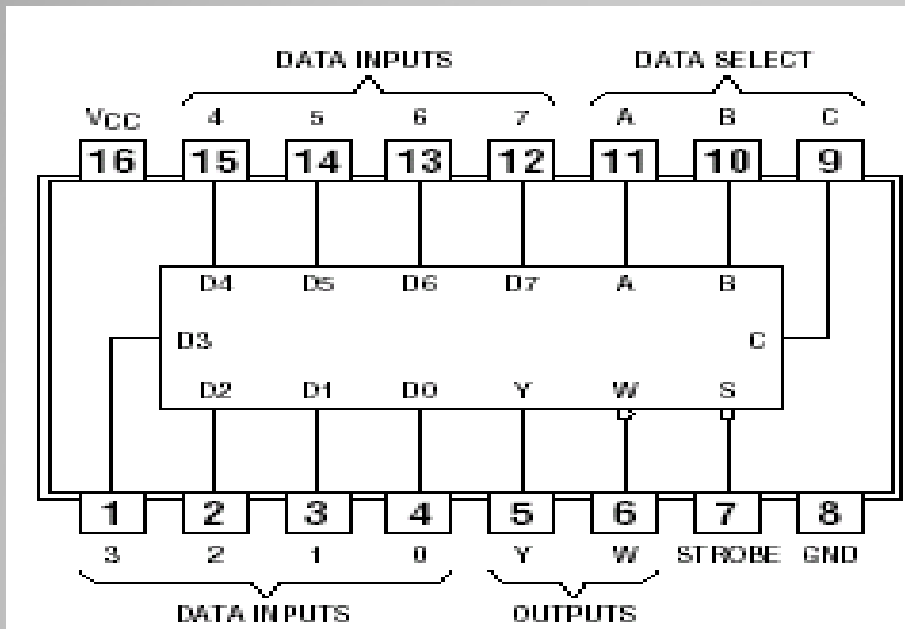
8-TO-1 LINE DATA SELECTORS/MULTIPLEXERS

Logic Diagram



74151

8-TO-1 LINE DATA SELECTORS/MULTIPLEXERS



FUNCTION TABLE

INPUTS				OUTPUTS	
SELECT			G		
C	B	A		G	
X	X	X	H	L	H
L	L	L	L	D0	<u>D0</u>
L	L	H	L	D1	<u>D1</u>
L	H	L	L	D2	<u>D2</u>
L	H	H	L	D3	<u>D3</u>
H	L	L	L	D4	<u>D4</u>
H	L	H	L	D5	<u>D5</u>
H	H	L	L	D6	<u>D6</u>
H	H	H	L	D7	<u>D7</u>

Multiplexador de 16 canais

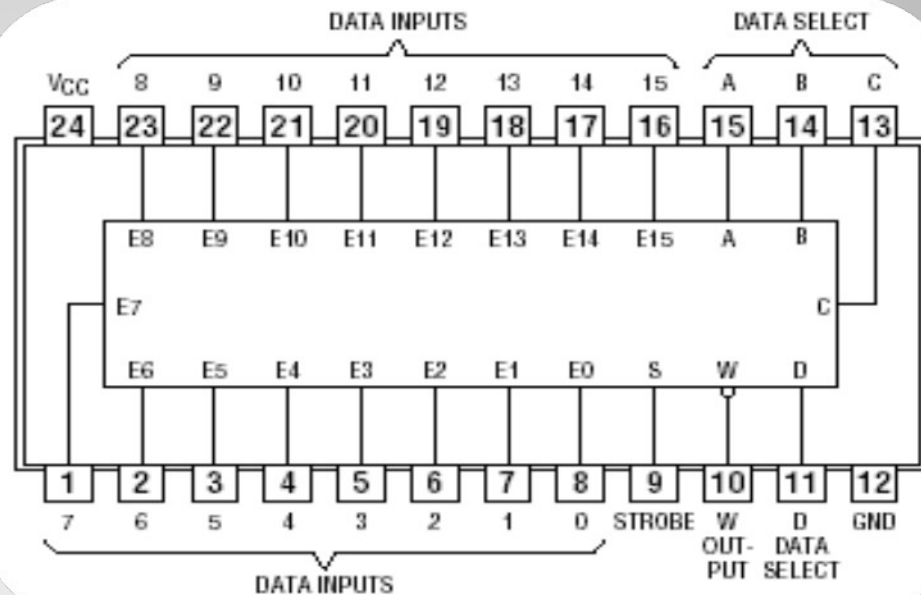
74150

1-OF-16 DATA SELECTORS/MULTIPLEXERS

FUNCTION TABLE

INPUTS				STROBE \overline{G}	OUTPUT W
D	C	B	A		
X	X	X	X	H	H
L	L	L	L	L	E0
L	L	L	H	L	E1
L	L	H	L	L	E2
L	L	H	H	L	E3
L	H	L	L	L	E4
L	H	L	H	L	E5
L	H	H	L	L	E6
L	H	H	H	L	E7
H	L	L	L	L	E8
H	L	L	H	L	E9
H	L	H	L	L	E10
H	L	H	H	L	E11
H	H	L	L	L	E12
H	H	L	H	L	E13
H	H	H	L	L	E14
H	H	H	H	L	E15

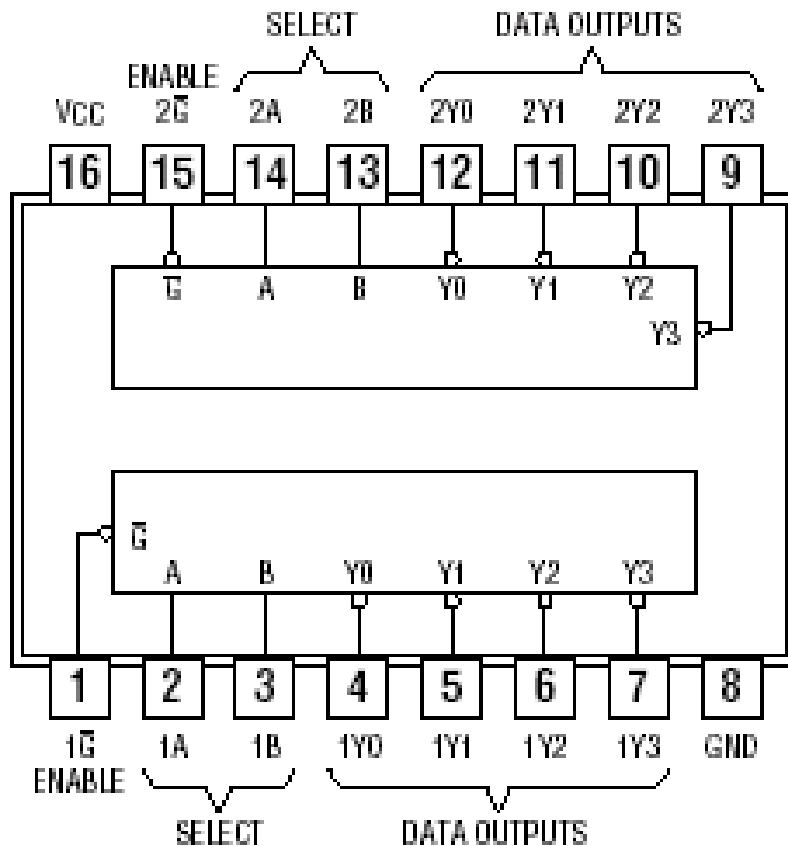
NOTES:
 H = High Level, L = Low Level, X = irrelevant
 E0, E1 ... E15 = the complement of the level of the
 respective E input
 D0, D1 ... D7 = the level of the D respective input



Demultiplexador de 4 canais

74139

DUAL 2-TO-4-LINE DECODERS/DEMULTIPLEXERS

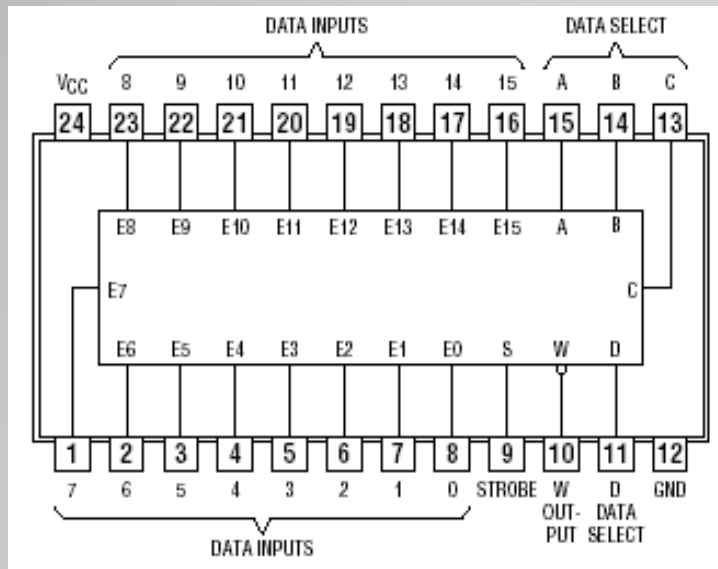


FUNCTION TABLE

INPUTS		OUTPUTS			
ENABLE	SELECT	Y0	Y1	Y2	Y3
\overline{G}	B A				
H	X X	H	H	H	H
L	L L	L	H	H	H
L	L H	H	L	H	H
L	H L	H	H	L	H
L	H H	H	H	H	L

Exercícios

- Coloque níveis lógicos nos pinos do multiplexador 74150, para que este se torne um multiplexador de 8 canais com uma única saída. Faça com que um dado disponível no canal de informação 5 fique disponível na saída.

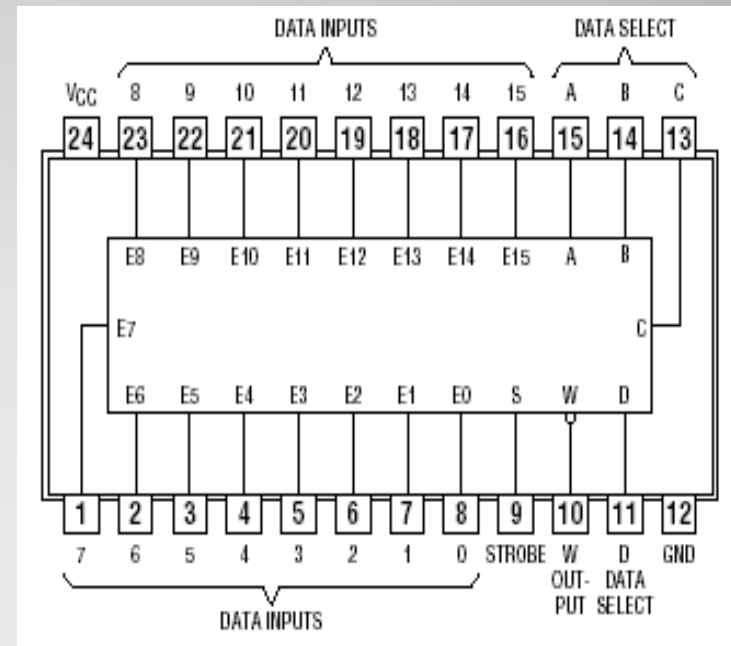
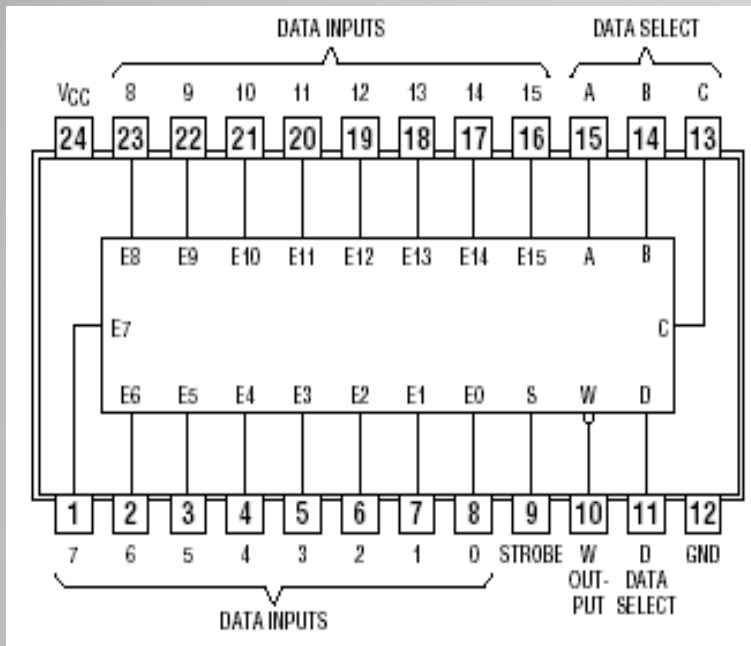


FUNCTION TABLE

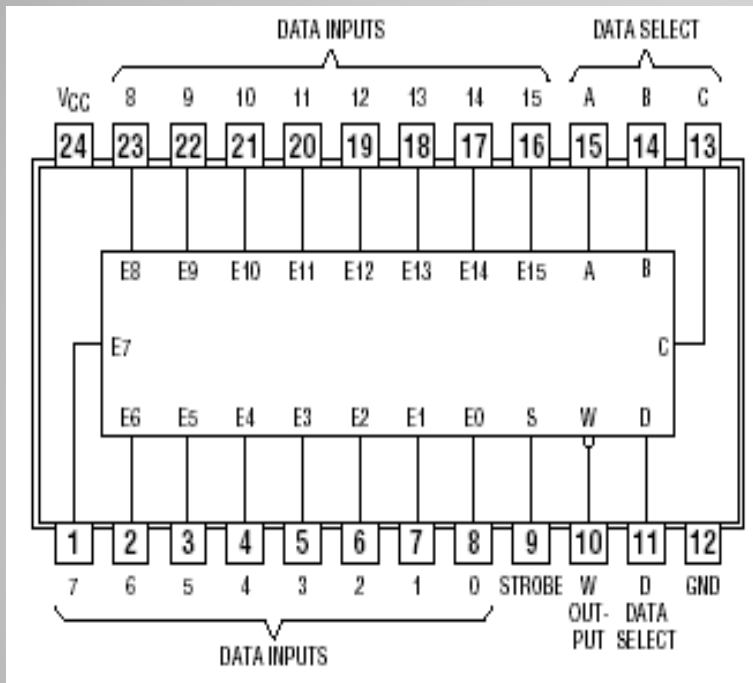
INPUTS				STROBE \bar{G}	OUTPUT W
D	C	B	A		
X	X	X	X	H	H
L	L	L	L	L	\bar{E}_0
L	L	L	H	L	\bar{E}_1
L	L	H	L	L	\bar{E}_2
L	L	H	H	L	\bar{E}_3
L	H	L	L	L	\bar{E}_4
L	H	L	H	L	\bar{E}_5
L	H	H	L	L	\bar{E}_6
L	H	H	H	L	\bar{E}_7
H	L	L	L	L	\bar{E}_8
H	L	L	H	L	\bar{E}_9
H	L	H	L	L	\bar{E}_{10}
H	L	H	H	L	\bar{E}_{11}
H	H	L	L	L	\bar{E}_{12}
H	H	L	H	L	\bar{E}_{13}
H	H	H	L	L	\bar{E}_{14}
H	H	H	H	L	\bar{E}_{15}

NOTES:
H = High Level, L = Low Level, X = irrelevant
 $\bar{E}_0, \bar{E}_1 \dots \bar{E}_{15}$ = the complement of the level of the respective E input
D₀, D₁ ... D₇ = the level of the D respective input

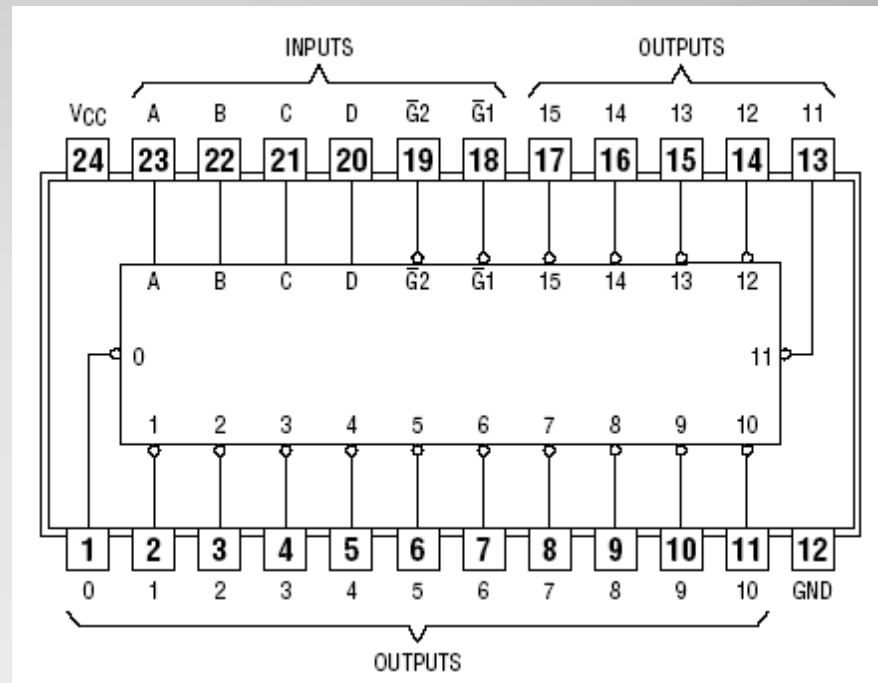
- Use dois (2) multiplexadores **74150** e qualquer outro bloco lógico necessário e implemente um multiplexador de 32 canais com uma única saída. Dica: utilize o STROBE como chave de seleção, ora habilitando um CI, ora habilitando outro.



- Coloque valores lógicos no multiplexador **74150** para que o dado disponível no canal de informação 11 seja transferido em um meio qualquer e entre no demultiplexador **74154** ficando disponível no canal de saída 11.



MUX



DEMUX

- Projete um **multiplexador de 32 canais** usando somente **multiplexadores de 8 canais**. Crie o bloco lógico e faça todas as ligações necessárias. Projete agora um **demultiplexador de 32 canais** usando somente **demultiplexadores de 8 canais**. Ligue o MUX e o DEMUX e faça com que um dado disponível na entrada 28 seja transferido através de um meio qualquer e fique disponível na saída 28.

